

晟矽微电 应用笔记

MC51F7424

电机外设综合应用示例

AN23002

V1.0





目 录

1 适用范围	1
1.1 理论基础	1
1.1.1 PWM 中心对齐应用	1
1.1.2 PWM 死区时间设置	1
1.2 应用示例	2
1.2.1 功能简介	2
1.2.2 环境搭建	2
1.2.3 PWM 触发 ADC 采集	2
1.2.4 ADC 扫描说明	3
1.2.5 CMP 触发 PWM 刹车	3
1.2.6 说明	3
2 修订记录	4
3 免责声明	5

1 适用范围

本文档适用于 MC51F7424 电机外设综合应用参考。

例程基于 MC51F7424 EV Board V1.0(2022-04-20)。

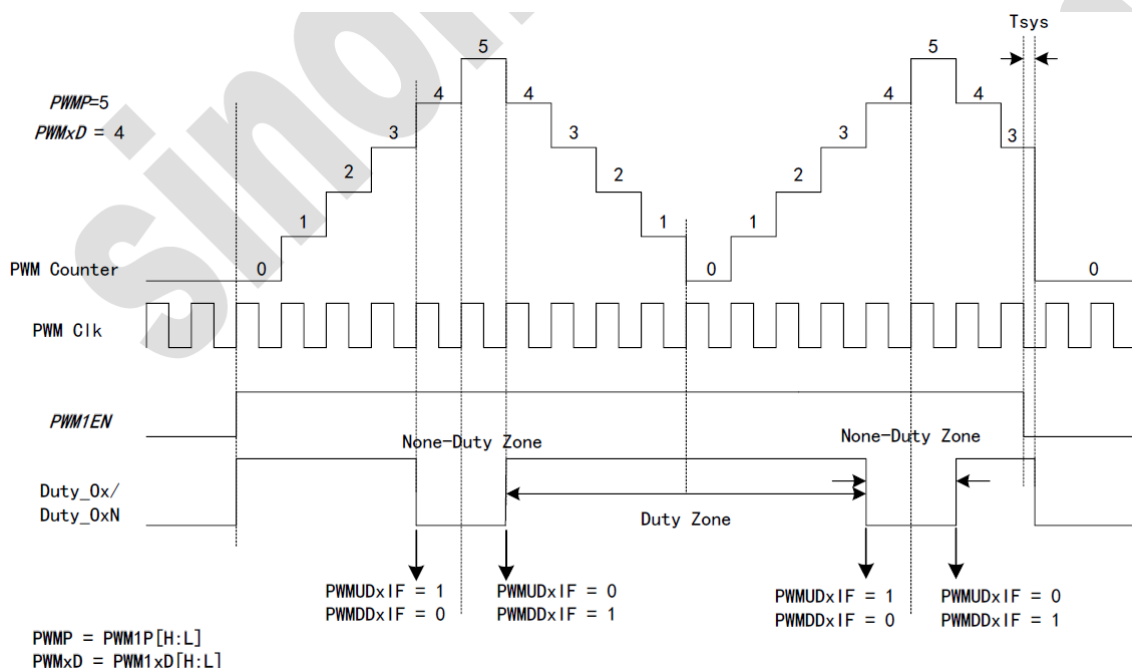
本文基于用户手册 V1.1.3 及 AN22021 V1.1.0。

1.1 理论基础

1.1.1 PWM 中心对齐应用

设置 PWM1EN 位置 1, PWM 计数器将从 0 开始向上计数, 直到与 PWM 周期寄存器 PWM1PL/H 匹配, 产生周期匹配中断, 然后 PWM 计数器开始向下计数直至归 0, 如此往复。

中心对齐常应用于电机控制、BLDC、FOC 等应用。



1.1.2 PWM 死区时间设置

互补 PWM 中需设置相应的死区时间,可参考用户手册 10.4.1 章节与 10.10.24 寄存器配置。

10.4.1 PWM 死区的实现

如死区与极性控制模块框图所示,死区控制逻辑通过将 PWM 原始信号 Duty_0x 的上升沿和 Duty_0xN 的下降沿进行延迟控制实现。PWM1CR1 寄存器中 OUTMOD 位为 1 时, PWM 原始信号 Duty_0x/Duty_0xN 不会经过死区控制逻辑,即 PWM1x/PWM1xN 引脚输出为独立模式时,无死区; PWM1CR1 寄存器中 OUTMOD 位为 0 时, PWM 原始信号 Duty_0x/Duty_0xN 将经过死区逻辑,即 PWM1x/PWM1xN 引脚为互补模式时,将引入死区。(x=A, B, C)

死区时间由寄存器 PWM1DT0/1 决定，死区控制方式由 PWM1CR2 寄存器的 DTMOD[1:0] 控制。

死区延迟时间 (Valid Edge Delay) = PWM1DTx * T_{PWM CLK}, x=0/1

DTMOD [1:0]	PWM1A 通道 上升沿死区	PWM1AN 通道 下降沿死区	PWM1B 通道 上升沿死区	PWM1BN 通道 下降沿死区	PWM1C 通道 上升沿死区	PWM1CN 通道 下降沿死区
00	PWM1DT0	PWM1DT1	PWM1DT0	PWM1DT1	PWM1DT0	PWM1DT1
01	PWM1DT1	PWM1DT1	PWM1DT0	PWM1DT0	PWM1DT0	PWM1DT0
10	PWM1DT0	PWM1DT0	PWM1DT1	PWM1DT1	PWM1DT0	PWM1DT0
11	PWM1DT0	PWM1DT0	PWM1DT0	PWM1DT0	PWM1DT1	PWM1DT1



10.10.24 PWM1 死区控制寄存器 0 低位 (PWM1DT0L, 0xFF4D/XSFR)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM1DT0L	PWMDT07	PWMDT06	PWMDT05	PWMDT04	PWMDT03	PWMDT02	PWMDT01	PWMDT00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

BIT[7:0] PWMDT0[7:0] - PWM1 死区控制寄存器 0 低位

10.10.25 PWM1 死区控制寄存器 1 低位 (PWM1DT1L, 0xFF4F/XSFR)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM1DT1L	PWMDT17	PWMDT16	PWMDT15	PWMDT14	PWMDT13	PWMDT12	PWMDT11	PWMDT10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

BIT[7:0] PWMDT1[7:0] - PWM1 死区控制寄存器 1 低位

1.2 应用示例

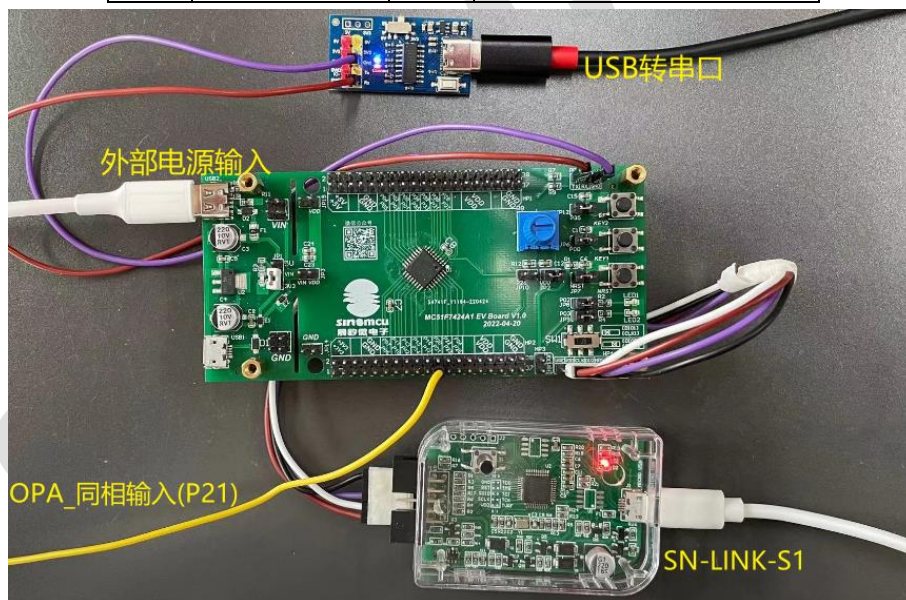
1.2.1 功能简介

外部输入电压连接运放同相输入端 (P21)，输出端连接 CMP 与内部预设 DAC 进行电压比较 (运放输出信号同时连接至端口 P20)，当电压超过预设值时，CMP 触发 PWM 刹车；PWM 中心对齐，周期触发 3 个通道 OPA_OUT、内部 LDO、GND 的 ADC 序列扫描。

1.2.2 环境搭建

示例运行所需硬件资源及硬件连接如下：

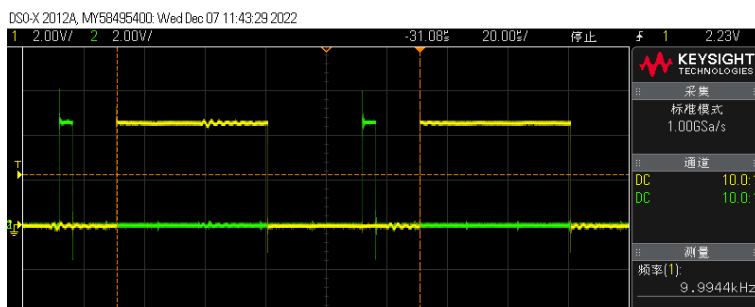
序号	模组	数量	说明
1	MC51F7424 EV	1	评估板
2	SN-LLink-S1	1	调试器, 3.3V 向 EV 板供电
3	USB 转串口	1	---
4	示波器	1	---



注: 评估板外部供电, JP1 短接到 3V3 侧。

1.2.3 PWM 触发 ADC 采集

如下图为示波器抓取波形, 黄色为 PWM 波形, 绿色为 ADC 中断端口取反信号, 当 PWM 计数器计数值与周期寄存器匹配时, 触发 ADC 采集。



1.2.4 ADC 扫描说明

ADC 每个扫描周期采集到的数据及存放地址由 ADASCRn 寄存器控制, ADASCR2 的 Bit[2~0] 及 ADASCR1 的 Bit[7~0], 共 11 位, 可设置转换结果存放起始地址(地址从偶数字节地址开始 2 字节递增); ADASCR2 的 Bit[7~3] 为采集数据量设置(数量 = Bit[7~3]+1)。

11.4.13 ADC 自动扫描控制寄存器 1 (ADASCR1, 0xFB/SFR0)

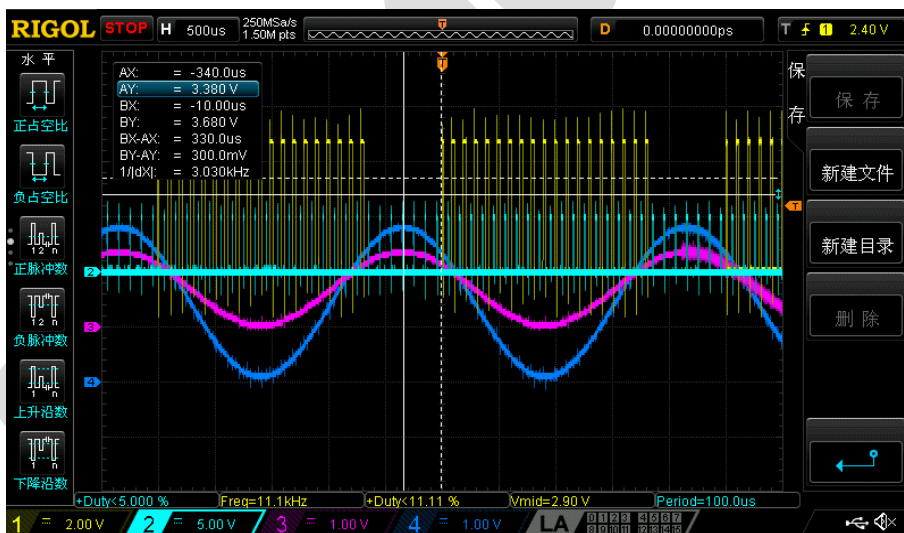
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADASCR1	ADDR7	ADDR6	ADDR5	ADDR4	ADDR3	ADDR2	ADDR1	ADDR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

11.4.14 ADC 自动扫描控制寄存器 2 (ADASCR2, 0xFC/SFR0)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADASCR2	ASCNT4	ASCNT3	ASCNT2	ASCNT1	ASCNT0	ADDR10	ADDR9	ADDR8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

1.2.5 CMP 触发 PWM 刹车

采用 5V 电源供电, 通道一黄色为 PWM 信号, 通道二绿色为 ADC 中断, P02 端口取反信号, 通道三红色为 OPAP 输入信号(函数发生器正弦波信号), 通道四为运放输出端口(P20)。示例代码中 CMP 反向端连接内部 DAC 通道, 选择 VVD/2 电压; OPA 采用 2 倍增益。如下图, 当 OPAP 端(P21)输入电压高于 1.25V 时, 触发 PWM 刹车(PWM 计数不会停止, 仍会触发 AD 采集)。



1.2.6 说明

- 1) PWM 初始化配置中, 只设置了上升沿死区;
- 2) ADC 结果未进行滤波处理, 若需要进行滤波可参考 AN22023;



2 修订记录

版本	修订日期	修订内容
V1.0	2023-02-16	1267, 初版。



3 免责声明

本资料为晟矽微电子（以下简称“我司”）版权所有。

我司将力求资料内容准确无误，同时保留在不通知用户的情况下，对本资料内容的修改权。
如您需要获得最新的资料，请及时联系我司。

Sinomcu.com